

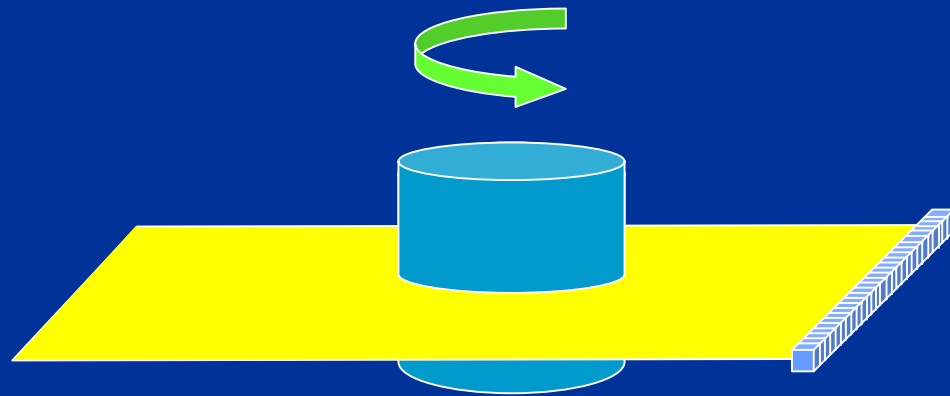


# *Tomografia al Seno con Luce di Sincrotrone*

*F.Arfeffi, A.Bergamaschi,  
D.Dreossi, R.Longo,  
A.Olivo, S.Pani, L.Rigon,  
C.Venanzi, E.Castelli*

# La tomografia

- ❖ *Informazione sulla profondità*
  - ✓ *E' assente la sovrapposizione delle strutture*
- ❖ *Applicata alla mammografia*
  - ✓ *Ottimale per seni spessi e densi*
  - ✓ *Permette di definire la forma delle lesioni*
  - ✓ *Argomento di ricerca all'avanguardia*



fascio laminare

oggetto

rivelatore



# Matisse

*M*ammographic and *T*omographic *I*maging with

*S*ilicon detectors and *S*ynchrotron radiation at *E*lettra

*Fascio laminare monocromatico di luce di sincrotrone*

- ❖ Ottimizzazione energia
- ❖ Niente indurimento del fascio
  - ✓ *Assenza di artefatti*
- ❖ Divergenza trascurabile

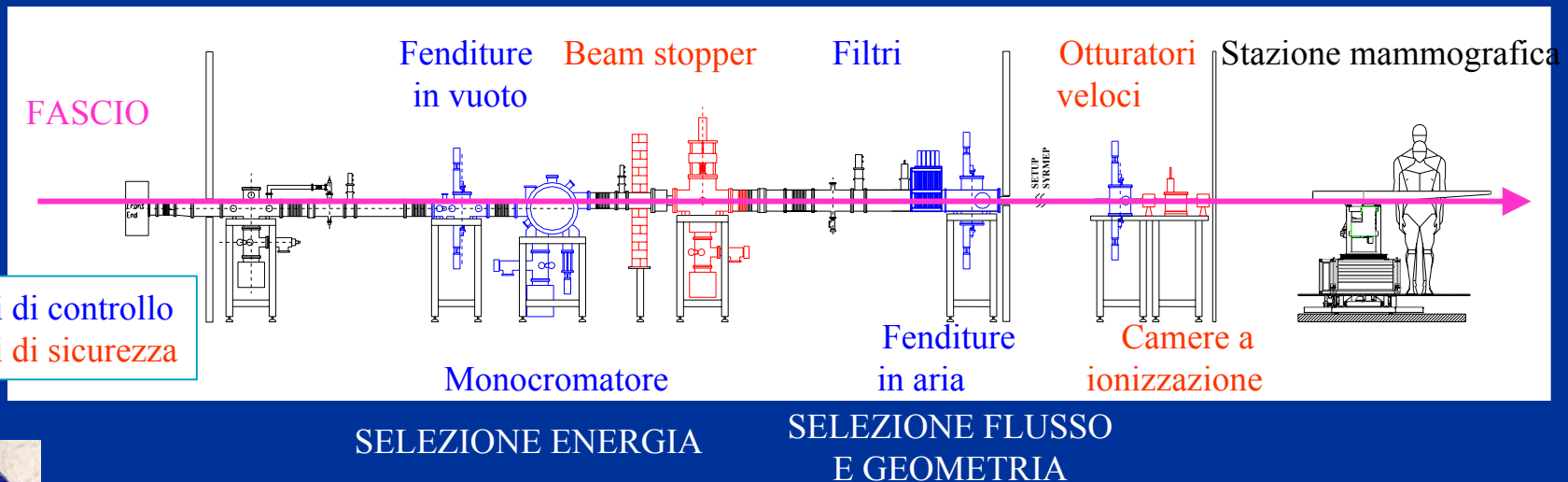
*Rivelatore digitale a microstrip*

- ❖ Digitale indispensabile
- ❖ Alta efficienza
  - ✓ *Riduzione della dose*
- ❖ Alta risoluzione
- ❖ Riduzione scattering
- ❖ Single photon counting
  - ✓ *Massimo contrasto*



# SYRMA: La beam line per pazienti

- ❖ Beam line modificata per esami su pazienti
  - ✓ Prime pazienti nel 2004

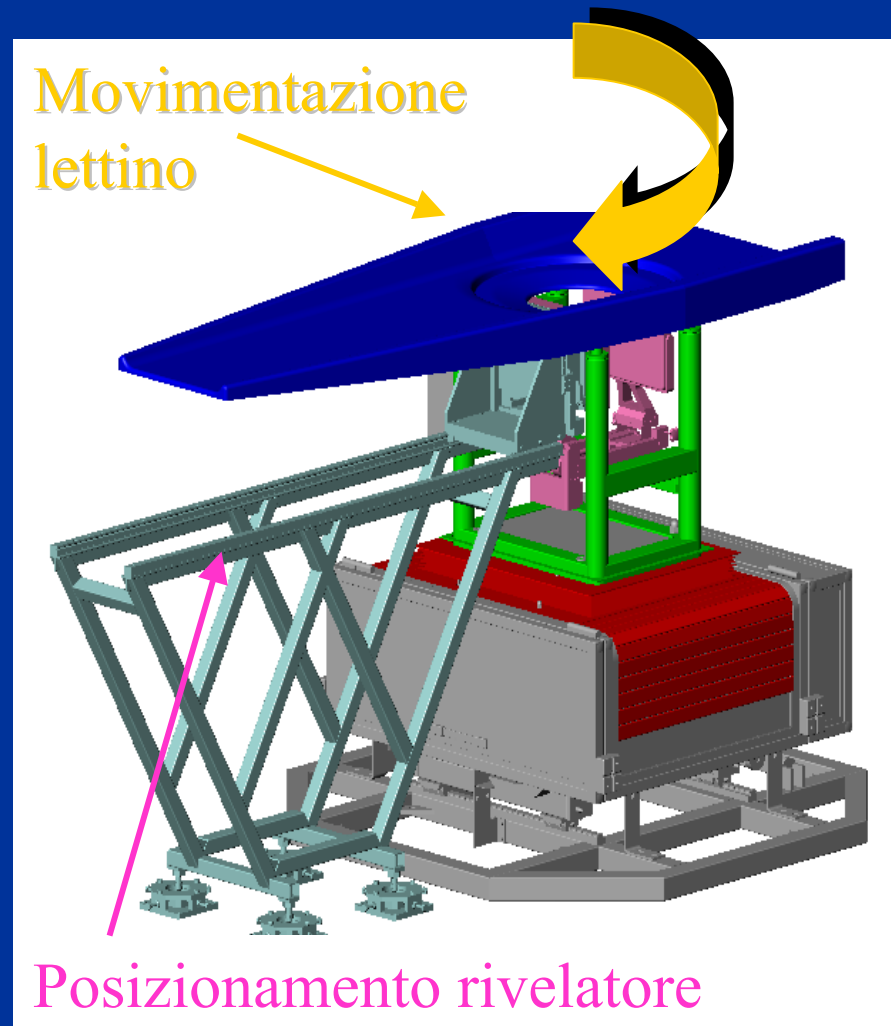


*Setup tomografico già predisposto*



# L'upgrade della beam line

- ❖ Sistema di allineamento del detector
- ❖ Sistema di controllo e sicurezza
  - ✓ Fast shutter
  - ✓ Sicurezza tomografica

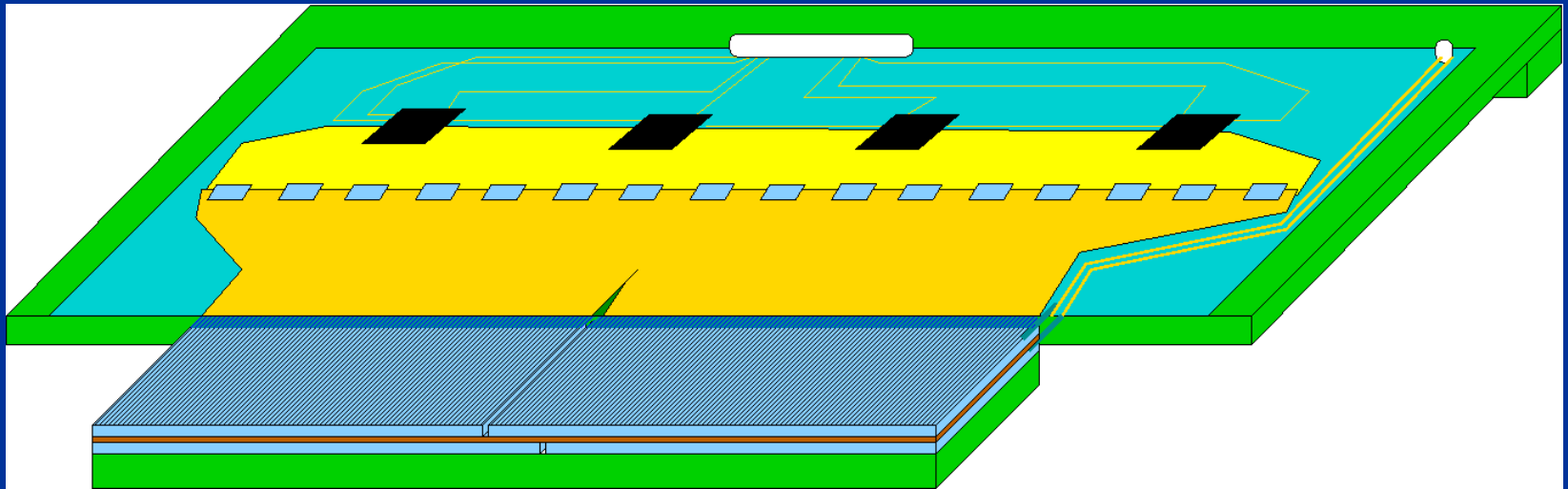


# *Il rivelatore MATISSE*

- ❖ *Geometria “edge on”*
  - ✓ *Alta efficienza*
  - ✓ *Alta risoluzione*
- ❖ *Read Out a Single Photon Counting*
  - ✓ *Massimo contrasto*
    - *Segnali ridotti (  $\sim \frac{1}{4}$  MIP)*
    - *Richiesta alta velocità*



# Il progetto

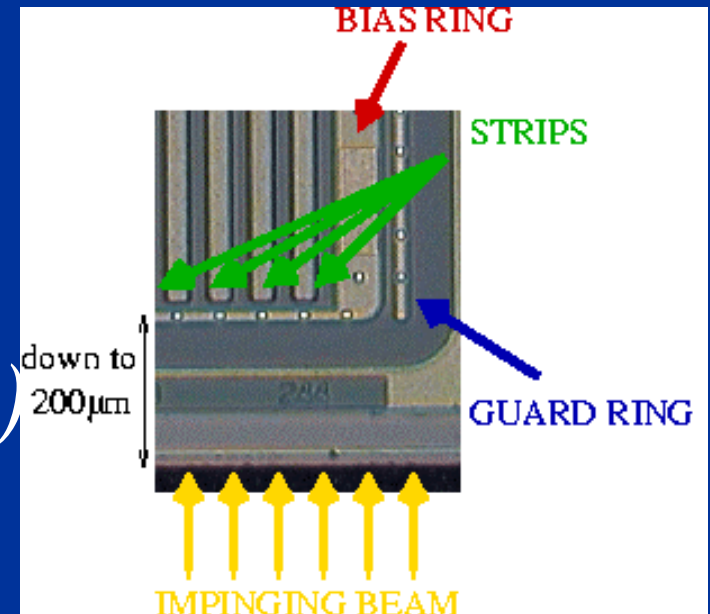


- ❖ *Rivelatore finalizzato ad esami clinici*
- ❖ *Integrazione nel sistema di controllo e sicurezza SYRMA*



# Il rivelatore a microstrip

- ❖ Pixel  $100 \times 300 \mu\text{m}^2$
- ❖ Lunghezza strip 2cm,  
Zona morta ridotta fino a  $200\mu\text{m}$   
Guard ring su 3 lati  
✓ Efficienza  $>70\%$
- ❖ Bassa corrente  
di buio ( $0.1 \text{ nA}/\text{strip}$ )





# *L'elettronica di frontend*

- ❖ *Alto guadagno*

  - ✓ *Almeno 100 mV/fC*

- ❖ *Basso rumore*

  - ✓ *Poche centinaia di e<sup>-</sup> ENC*

- ❖ *Alta velocità*

  - ✓ *100% efficienza a 100 kHz/pixel*

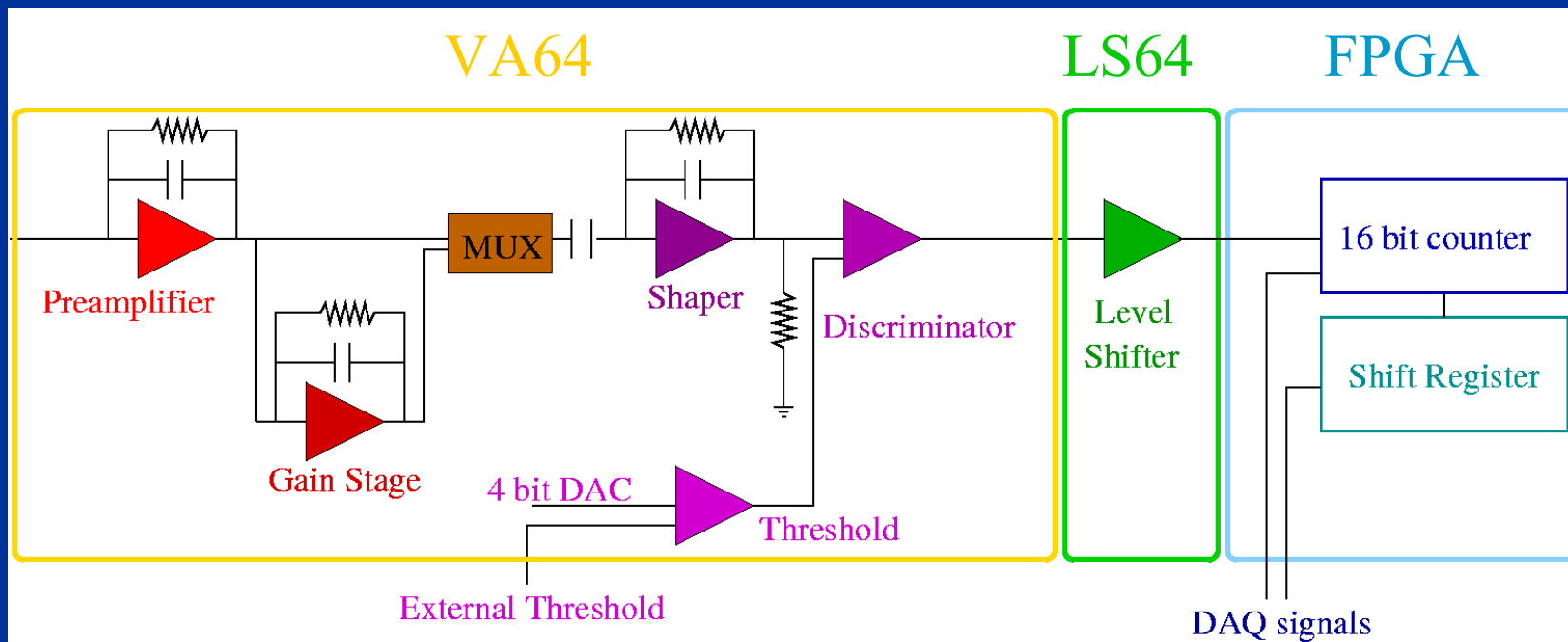
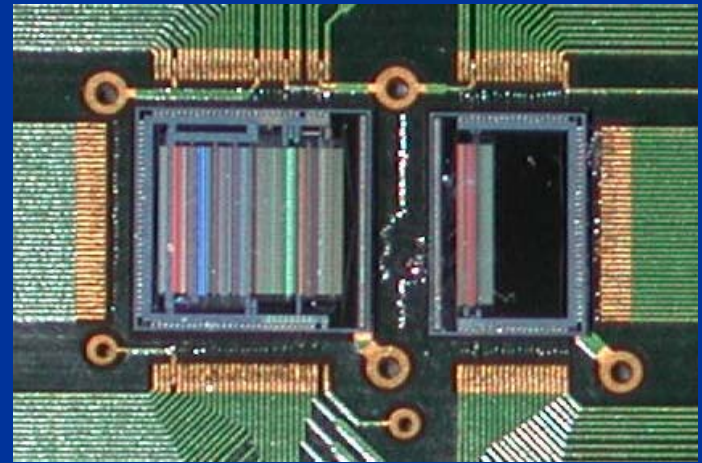
- ❖ *Piccolo ingombro*

  - ✓ *Matching con pitch 100 μm del detector*



# VA64 + LS64

- ❖ *Guadagno  $100mV/fC$*
- ❖ *500 e<sup>-</sup> di rumore*
- ❖ *75 ns peaking time*
- ❖ *Uscite digitali parallele*



# *Il Read Out*

*Implementata mediante FPGA*

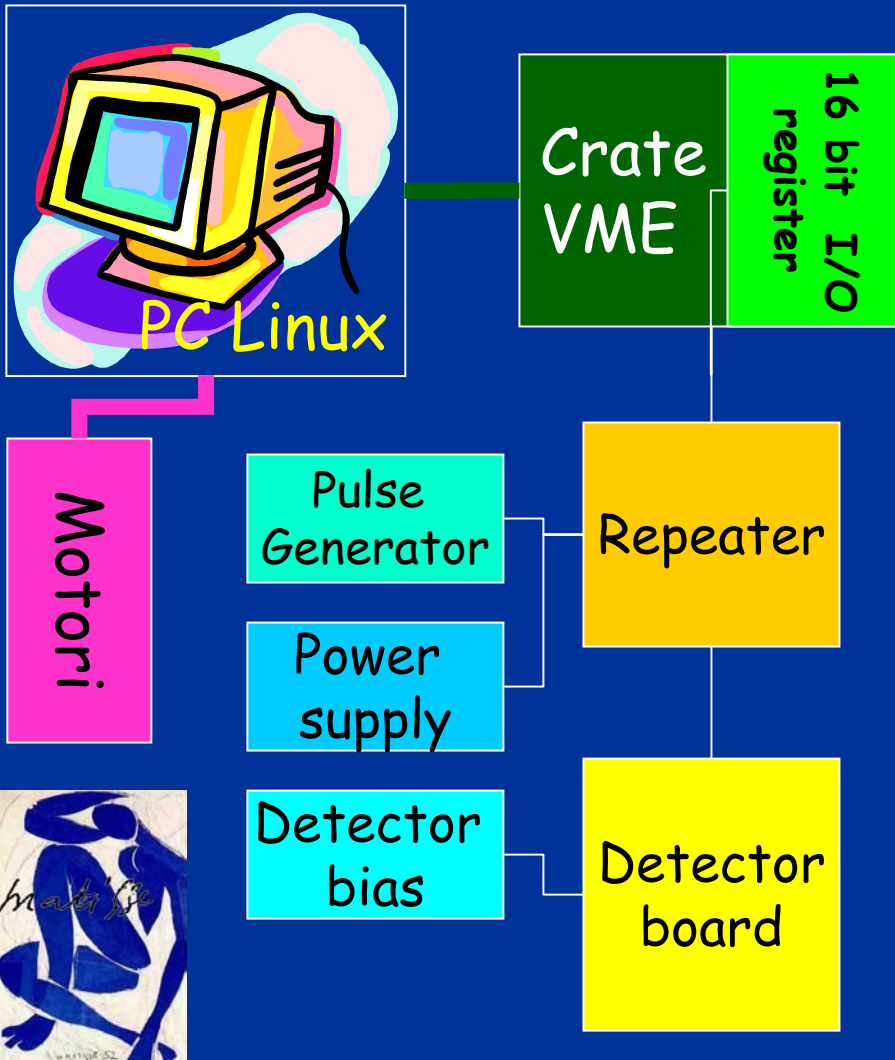
❖ *Contatori paralleli a 16 bit*

❖ *Shift register per il readout seriale*

❖ *La lettura contemporanea all'acquisizione e' in fase di progettazione*



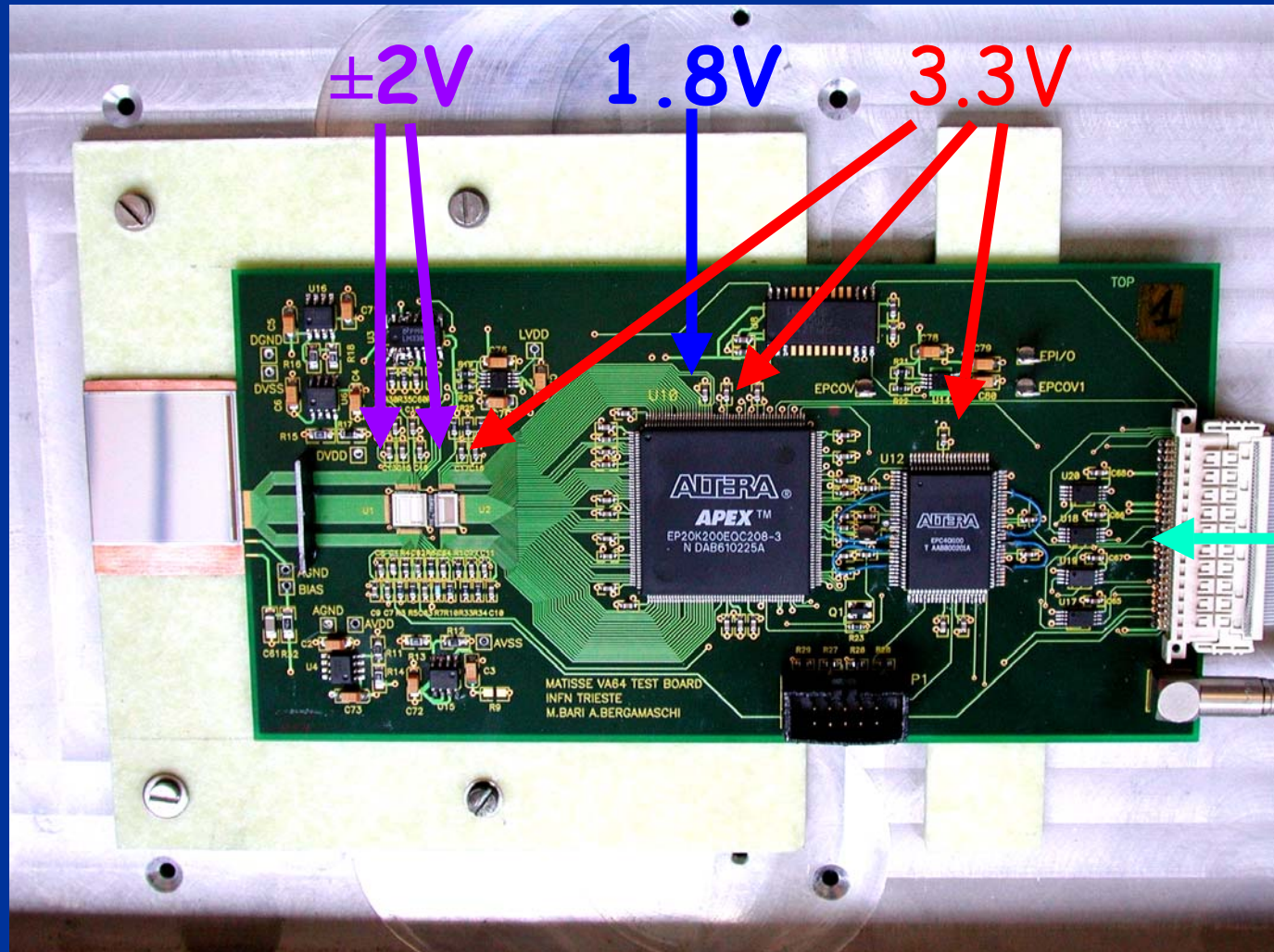
# Il sistema di lettura



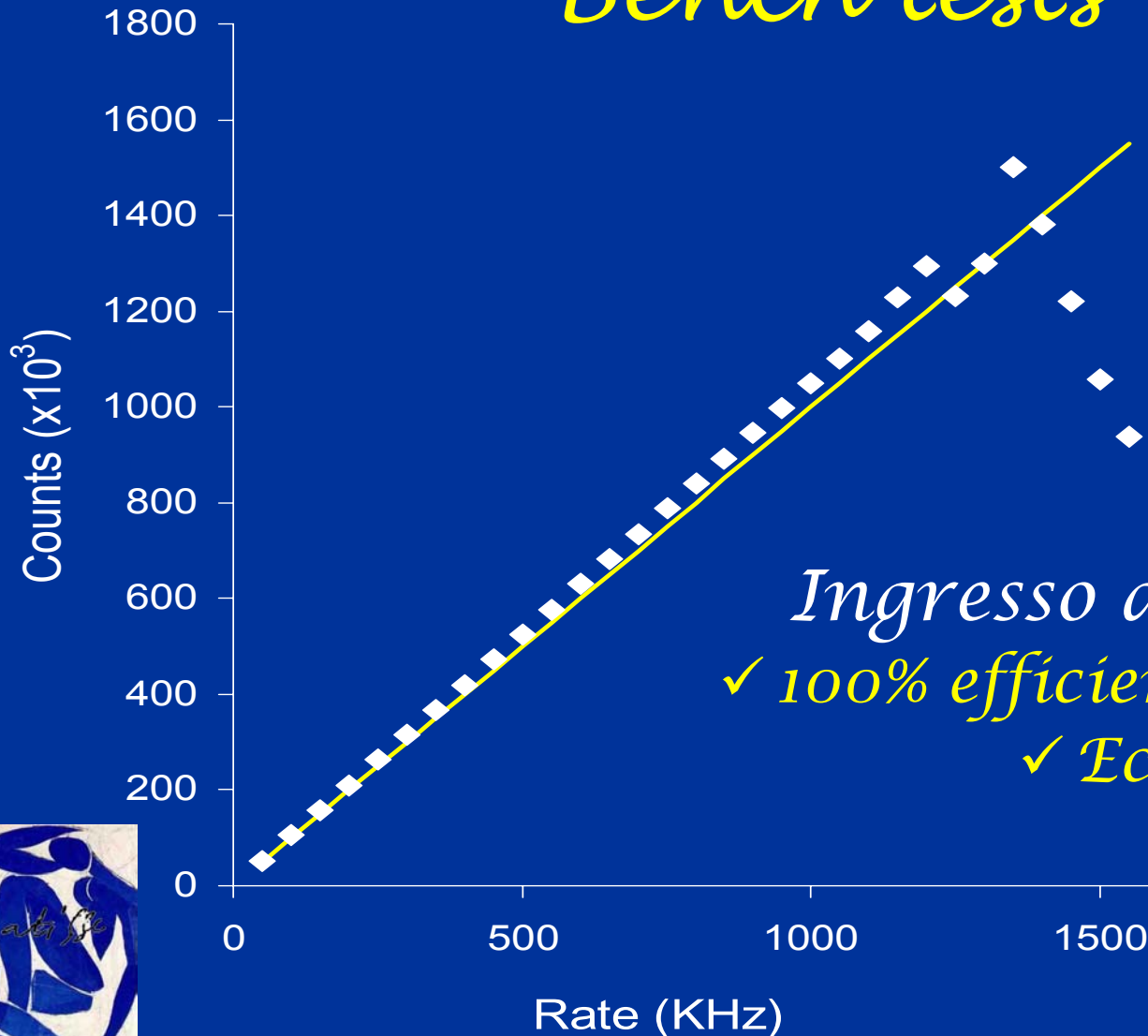
*MATwish controlla:*

- ❖ *VME*
  - ✓ *Inizializzazione ASIC*
  - ✓ *Read Out da FPGA*
- ❖ *GPIB*
  - ✓ *Movimentazione motori*
- ❖ *Visualizzazione immagine*

# Il primo prototipo



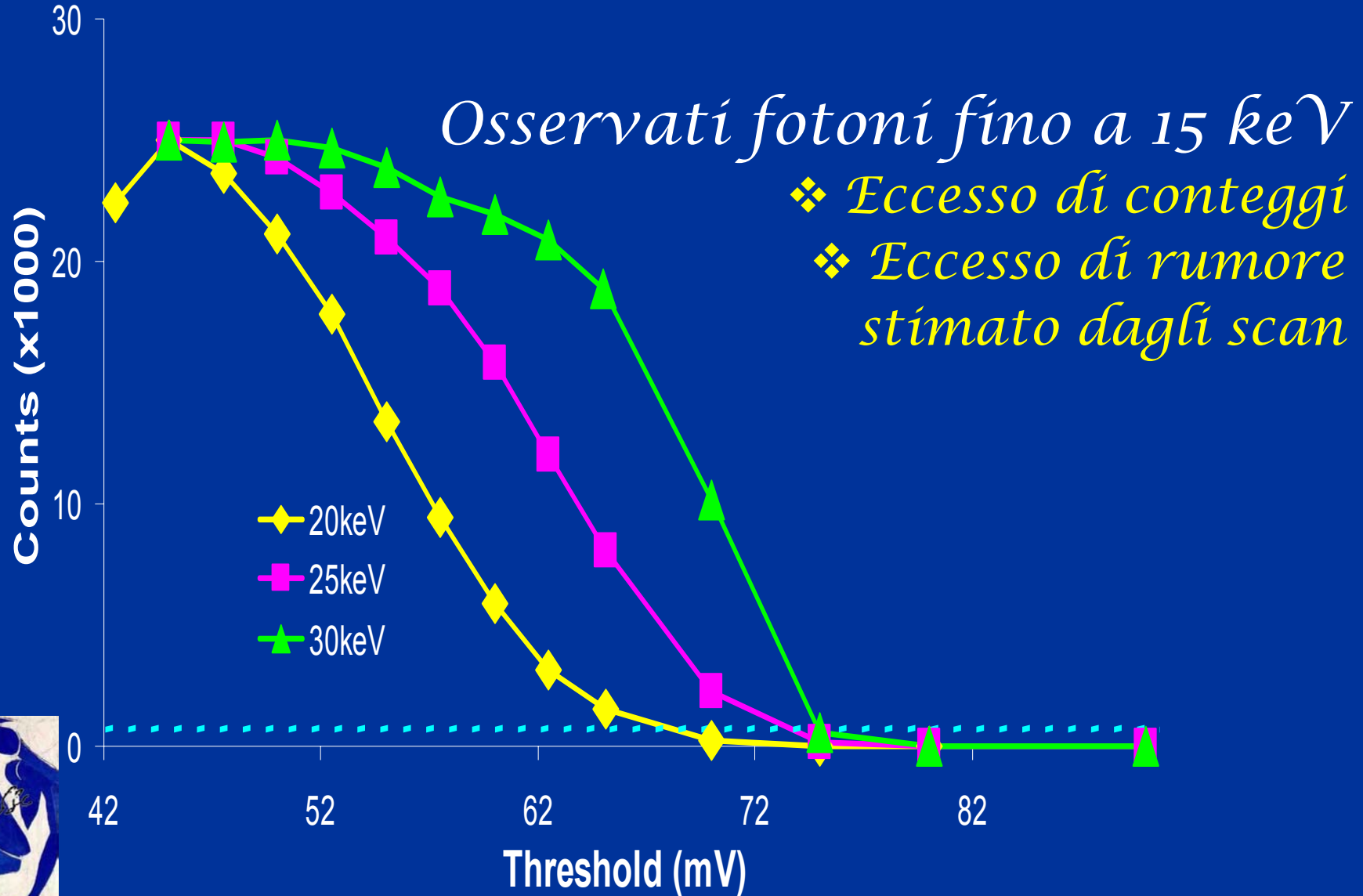
# Bench tests



- Ingresso di calibrazione*
- ✓ *100% efficienza fino a 1MHz*
  - ✓ *Eccesso di conteggi*
    - *Doppi conteggi*
    - *Crosstalk*



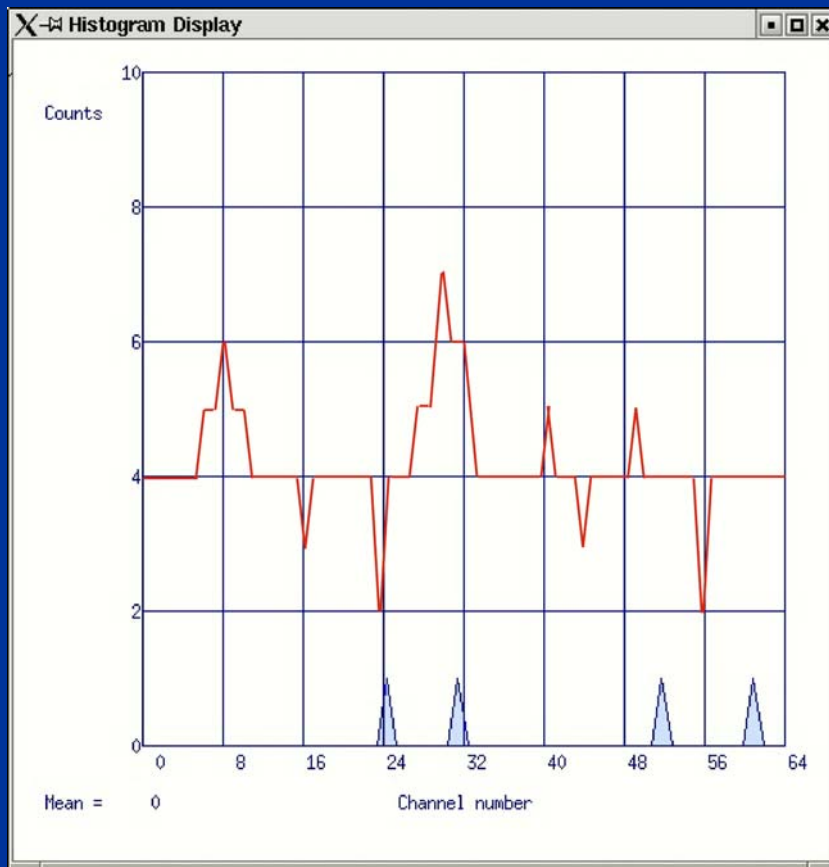
# Beam tests



# Misura con Sorgente $^{241}\text{Am}$

Grosso problema di cross-talk

✓ Risolto in laboratorio





# Attività' 2003

- ❖ *Realizzazione e test del prototipo a 64 canali*
- ❖ *Progettazione del sistema di acquisizione e sicurezza tomografico*
- ❖ *Progettazione e realizzazione fast shutter*
- ❖ *Progettazione della meccanica di allineamento del rivelatore*
- ❖ *Prime immagini con il prototipo a 64 canali (Luglio)*
- ❖ *Realizzazione di una nuova scheda di lettura*
  - ✓ *Read Out senza tempi morti*
- ❖ *Realizzazione di una scheda a 4 ASIC*
  - ✓ *Utilizzo FBGA*



# Attività' 2004

- ❖ *Montaggio sistema di allineamento e integrazione del detector nel sistema di controllo della beam line*
  - ✓ *Realizzazione di una tomografia in modalita' paziente con prototipo a 256 canali*  
*(30/06/2004)*
- ❖ *Implementazione definitiva della logica di lettura* *(30/06/2004)*
- ❖ *Realizzazione di una probe card e test degli ASIC*
- ❖ *Realizzazione scheda a 32 ASIC*  
*(2048 canali) (31/12/2004)*

